



ÓBUDAI EGYETEM
ÓBUDA UNIVERSITY

DOKTORI (PHD) ÉRTEKEZÉS
TÉZISFÜZETE

MOLNÁR ZSOLT

Kritikus beágyazott rendszerek üzem közbeni tesztelése

Témavezető: dr. Schuster György PhD

Tartalomjegyzék

1	Summary	3
2	A kutatás előzményei	4
3	Célkitűzések	5
4	Vizsgálati módszerek	6
5	Új tudományos eredmények	7
6	Az eredmények hasznosítási lehetősége.....	7
7	Irodalmi hivatkozások listája / Irodalomjegyzék.....	8
8	Publikációk.....	15
8.1	A tézispontokhoz kapcsolódó tudományos közlemények	15
8.2	További tudományos közlemények.....	16

1 Summary

For safety-critical embedded systems, operational safety plays a prominent role, where the failure of a function or the entire system can result in direct and significant losses. These systems are primarily designed for reliability. A growing proportion of future embedded system applications are expected to be critical embedded systems, as the demand for intelligent solutions with semi-autonomous or autonomous operation, high reliability, cooperating with the real world is increasing.

In current critical embedded systems, there is usually some level of self-testing functionality. A non-concurrent self-test run at inactive operation state or when the system is turned on, is quite common. In my research, I have found that the main shortcoming of these solutions is that they are difficult to identify and detect certain types of faults. The concurrent self-test, which is performed during normal operation, has much more favourable characteristics in terms of fault detection rate, but its implementation raises a number of problems and its application is limited. In my literature research, I found that the concurrent self-test is essentially only used for testing sub-units. Although the basic methods and mathematical background are quite well developed, the tools and methods for extending it to the system level are lacking. It is mainly the digital units that are targeted for self-testing, while the testing of analogue units by self-testing is superficial (if it exists at all).

I have done extensive research into the methods and technologies used in the self-test to detect faults. I examined the topic from many angles and found that mostly old methods are used, improved and optimised. The application of more modern and increasingly widespread technologies, such as boundary scan monitoring, for this purpose is rather rare and not properly developed. Based on the publications found, I concluded that to date, boundary scan monitoring has not been used for system-level concurrent self-testing.

In my dissertation, I developed principles, methods and procedures that provide answers to these problems, primarily using boundary scan monitoring. The numbered chapters of the dissertation are linked to each thesis and deal with the following topics:

- examination of the applicability of boundary scan testing in built-in self-testing,
- development of an integrated circuit structure for stimulating and sensing to support mixed-signal circuit testing,
- research on the possibilities of testing analogue circuits with digital signals using boundary scan monitoring,
- development of a logging and self-testing system to increase the reliability of embedded systems,
- development of a complementary command set for the serial vector format (SVF), which allows the measurement of analogue circuit parameters.

2 A kutatás előzményei

A kritikus beágyazott rendszerek esetében kiemelt szerepe van az üzembiztonságnak, ahol egy funkció vagy a teljes rendszer meghibásodása közvetlen és jelentős veszteséggel járhat. Ezeket a rendszereket elsődlegesen a megbízhatóságra tervezik. A jövőbeni beágyazott rendszer alkalmazásoknak várhatóan egyre nagyobb része lesz kritikus beágyazott rendszer, mivel egyre nő az igény a fél-autonóm illetve autonóm működésű, a valós világgal együttműködő, nagy megbízhatóságú, intelligens megoldásokra.

A jelenlegi kritikus beágyazott rendszerekben általában létezik valamilyen szintű önteszt funkció. A beépített öntesztet (Built-In Self Test) vagy automatikusan, indításkor futtatja le a rendszer, vagy külön kérésre. Az ilyen, üzemszünetben vagy üzembe helyezéskor lefutó, nem-konkurens jellegű önteszt meglehetősen elterjedt. Kutatásaim során azt találtam, hogy a legnagyobb hiányosság ezeknél a megoldásoknál, hogy a keletkező hibák bizonyos típusait nehéz vele azonosítani, detektálni. A konkurens önteszt, amely a normális üzem közben történik, sokkal kedvezőbb tulajdonságokkal rendelkezik a hiba-felfedési arány tekintetében, megvalósítása azonban számos problémát vet fel, és elterjedése is szűkkörű. Irodalomkutatásom során azt találtam, hogy a konkurens öntesztet lényegében csak részegységek vizsgálatára használják. Bár az alaplódszerek és a matematikai háttér meglehetősen alaposan kidolgozott, de a rendszer szintre való kiterjesztés eszközei és módszerei hézagosak. Főként digitális egységek vizsgálatát célozzák meg az önteszt során, az analóg részegységek öntesztel való vizsgálata felületes (ha egyáltalán van).

Hosszasan kutattam, hogy az öntesztben milyen módszereket és technológiákat alkalmaznak a hibák felderítésére. Számos irányból megvizsgáltam a témát, és azt találtam, hogy többnyire a régi módszereket alkalmazzák, azokat tökéletesítik, optimalizálják. A korszerűbb, egyre inkább terjedő technológiák – mint például a peremfigyelés – ilyen célú alkalmazása meglehetősen ritka, és nem megfelelően kidolgozott. A fellelt publikációk alapján azt a következtetést vontam le, hogy a mai napig nem alkalmazzák rendszerszintű konkurens önteszt céljára a peremfigyeléses tesztelést. Digitális rendszerelemeknél való alkalmazásra találtam néhány publikált javaslatot vagy kutatási eredményt, de analóg részegységekre, vagy teljes, digitális és analóg részegységeket tartalmazó rendszerekre egyáltalán nem. Dolgozatom megírásában az motivált, hogy az itt vázolt problémákra legalább részleges választ, megoldást adjak.

3 Célkitűzések

Célom olyan módszerek és eljárások kidolgozása, amellyel lehetővé válik az elektronikai rendszerek/berendezések üzem közbeni „fedett” tesztelése, amely még azelőtt felfedheti a hibát mielőtt az észlelhető hatásokat okoz. A megbízhatóság növelése véleményem szerint nagyobb mértékű lehet, ha a rendszerben nem csak a digitális, hanem az analóg egységek hibáit is megpróbáljuk felderíteni, így ezt az irányt tűztem ki célul. Ennek érdekében minél kiterjedtebb lehetőségeket kell teremteni a digitális egységek funkcionális és szükség esetén parametrikus (pl. jelterjedési idő, jelszint), valamint az analóg egységek funkcionális és parametrikus vizsgálatára. A cél eléréséhez elsősorban a jelen és a jövő hibadiagnosztikai eljárásának tartott peremfigyeléses technika felhasználását preferálom. A probléma megoldása érdekében a következő, egymásra épülő részcélokat tűztem ki:

- Kutatást kellett végezni a meglévő digitális áramköri tesztelési eljárások területén. Meg kellett vizsgálni, hogy a gyártásban lévő, peremfigyeléses hurokba köthető áramkörök hogyan használhatóak fel a további célok eléréséhez.
- Meg kellett vizsgálnom, hogy hogyan lehet kiterjeszteni a tesztelést az analóg áramköri egységekre. Főbb kérdések, amelyekre választ kellett találnom: milyen parametrikus jellemzők vizsgálhatóak üzem közben, és milyen eljárással.
- Kutatást kellett végezni az elektronikus készülékek tesztelhetőre tervezésével kapcsolatban. Meg kellett vizsgálnom, hogy hogyan oldható meg azoknak az analóg és digitális áramköri elemeknek a vizsgálata, amelyek nem lettek tesztelhetőre tervezve.
- Választ kellett találnom arra, hogy milyen módon lehet biztosítani az üzem közbeni tesztelhetőséget. Meg kellett becsülnöm, hogy az általam kidolgozott egyedi megoldások milyen mértékben javítják a hibafelderítést és ezen keresztül a megbízhatóságot.
- Ki kellett alakítanom egy modellt, amelyen a gyakorlatban vizsgálható, tanulmányozható az üzem közbeni tesztelés.

A kutatási témám jelentőségét és aktualitását a kritikus beágyazott rendszerek fokozódó mértékű alkalmazása, terjedése adja.

Kutatásaim során érintőlegesen kutattam több, a témámhoz kapcsolódó területet, de dolgozatomban főként terjedelmi okok miatt nem tárgyalom ezeket. Több téma közül kiemelem, hogy disszertációmban nem szerepelnek a következők:

- gazdasági és pénzügyi hatások, azaz, hogy egy-egy általam javasolt megoldás mennyi többletköltséget okoz, vagy mekkora pénzügyi előnnyel jár;
- megbízhatóságra és üzembiztonságra gyakorolt hatások, azaz, hogy az általam javasolt megoldások milyen mértékben befolyásolják ezt a két jellemzőt, illetve a járulékos elemek megbízhatósága számszerűen milyen hatással van az eredő megbízhatóságra.

4 Vizsgálati módszerek

A munkám alapvetően alkalmazott kutatásból és kísérleti fejlesztésből áll. A vizsgálati módszerek közül természetesen először irodalomkutatásra volt szükség, amely során a hazai és nemzetközi, nyomtatott és elektronikus forrásokból arra kerestem a választ, hogy a kritikus beágyazott rendszerek alkalmazási területei közül melyeken, és milyen módszerekkel végzik az üzem közbeni tesztelést. Ez alapján döntöttem el, hogy a következőkben melyik, általam elgondolt elvre, illetve módszer kidolgozására fektessek hangsúlyt, hogy új tudományos eredményt hozhassak létre.

Ennek érdekében a megszerzett tudást folyamatosan rendszereztem, ami segített abban, hogy átlássam a bennem megfogalmazódó újabb és újabb problémák megoldási lehetőségeit. Megfigyeléseket végeztem a mérnöki munkám során, amelyek tárgyai az általam megoldandó, vagy egyéb, látókörömbé kerülő tesztelési, diagnosztikai feladatok, problémák voltak. Már az irodalomkutatás megkezdése után folyamatosan publikáltam hazai és nemzetközi kiadványokban és konferenciákon, amelyet a témában való előre haladással párhuzamosan tovább folytattam. Kollégáim, valamint a hasonló témákon dolgozó kutatótársaim visszajelzéseit figyelembe vettem és értelmeztem, illetve ezen visszajelzések alapján nézőpontomat időről-időre áthelyeztem. Amikor az szükségesség vált, akkor a szakterületen dolgozó szakemberekkel és kutatókkal konzultáltam.

A megismert tesztelési/vizsgálati módszerek analízise és elemzése után, részben azok elemeit felhasználva, részben jelentős kiegészítéseket alkotva új módszereket hoztam létre, majd megvizsgáltam, hogy milyen hatást gyakorolnak ezek az új módszerek, eljárások a kritikus beágyazott rendszerek hibáinak korai felismerésére. Ahol annak helye volt, esettanulmányokat végeztem, amelyek egy része megvalósult, működő rendszerek alapján készült.

Végül sokéves tudományos munkám és szakmai tapasztalatom alapján, a kutatási eredményeimet felhasználva, felállítottam az előzőekben olvasható hipotézis pontokat, és ezek mindegyikének igazolását tűztem ki célul.

5 Új tudományos eredmények

Tézis 1.

Igazoltam, hogy a peremfigyeléses vizsgálat alkalmazásával egy kritikus beágyazott rendszer kiegészíthető olyan módon, hogy alkalmassá válik üzem közbeni beépített önteszt elvégzésére. [K1] [K2] [K3]

Tézis 2.

Megalkottam egy olyan integrált áramkör struktúrát, amelynek segítségével kevert jelű áramköri elemek működése vizsgálható: az integrált áramkör képes analóg gerjesztőjelek előállítására, valamint a vizsgált áramkör analóg válaszainak mérésére és kiértékelésére. [K4] [K5]

Tézis 3.

Megalkottam egy olyan módszert az analóg áramkörök digitális jelekkel való részleges funkcionális tesztelésére, amelynek segítségével bizonyos áramköri egységek működőképességéről információ gyűjthető abban az esetben is, ha a tesztelt rendszerben a kevert jelű peremfigyelés nem áll rendelkezésre, vagy nem megvalósítható. [K6]

Tézis 4.

Létrehoztam egy olyan modellt, amely egy beágyazott rendszer eredő megbízhatóságát képes növelni azáltal, hogy egyrészt a rendszerre ható gerjesztések, a rendszer által létrehozott válaszok, valamint a belső működés közben keletkező jelek naplózását képes megvalósítani úgy, hogy a szükséges kiegészítő elemek meghibásodása nem befolyásolja a rendszer biztonságos működését, másrészt alkalmas a rendszer üzem közbeni, illetve külön parancsra végzett önellenőrzésének megvalósítására. [K7] [K8]

Tézis 5.

Kialakítottam egy kiegészítő parancskészlet a soros vektoros formátum (SVF) parancsrendszeréhez, amely az IEEE 1149.1 és IEEE 1149.4 szabványra alapozva, felhasználva a Tézis 2.-ben definiált áramkör struktúrát, alkalmas analóg áramköri mérésekre, az áramkörben lévő alkatrészek és funkcionális részegységek paramétereinek meghatározására. [K7] [K9]

6 Az eredmények hasznosítási lehetősége

A kutatási munkám során elért eredmények a kritikus beágyazott rendszerek széleskörű, folyamatos terjedésének köszönhetően számos területen hasznosíthatóak. Ilyen területek elsősorban a vasúti és a légi közlekedés, az orvostechikai készülékek és rendszerek, a katonai alkalmazások, valamint az ipari alkalmazások egy része. A felsorolt alkalmazásokban az a közös, hogy nagy jelentősége van a megbízhatóság növelésének. Minden, a megbízhatóság növelését célzó megoldás kiterjesztheti a

jelenlegi alkalmazások körét, illetve új alkalmazási területek nyílhatnak meg a kritikus beágyazott rendszerek terjedése előtt.

Az elért eredményeim, korábban ismertetett javaslataim egy része véleményem szerint könnyen, jelentős többletmunka és jelentős anyagköltség nélkül implementálható nem kritikus beágyazott rendszerekben, amellyel szintén növelhető azok megbízhatósága. Kiemelem, hogy az általam fókuszba helyezett hardver megközelítés mellett, kutatásokat kell végezni szoftver oldalról is, mert csak a két területen elért eredmények együttes használatával érhető el a kívánt eredmény.

Javaslom, hogy a kevert jelű peremfigyelés vitalizációja érdekében azok az alkatrészgyártók, amelyek komoly tapasztalattal rendelkeznek a fejlesztésben is, ruházzanak fel újabb analóg áramköröket (műveleti erősítő, analóg félvezetős kapcsoló, jelátalakítók jelét fogadni képes integrált „frontend” áramkörök, stb.) az IEEE 1149.4 szabvány szerinti peremfigyelés képességével. Így egyre több áramköri egység alakítható ki az öntesztelés képességével.

Javaslom, hogy ugyanebből az okból az elektronikai ipar alkatrésztervezéssel foglalkozó cégei fejlesszenek ki egy általam vázolt integrált áramkört (a szükséges és célszerű kiegészítésekkel és módosításokkal), amely támogatja a kevert jelű peremfigyelést.

Javaslom, hogy a tesztelési módszerek fejlesztését végző kutatók fontolják meg a soros vektoros formátum kibővítését az általam javasolt alapokon elindulva, amellyel hatékonyra tehető az előző pontban említett integrált áramkör használata.

7 Irodalmi hivatkozások listája / Irodalomjegyzék

- [1] J.C. Knight, „Safety critical systems: challenges and directions,” Proceedings of the 24th International Conference on Software Engineering. ICSE 2002, Orlando, 2002.
- [2] Aaron Kane, „Runtime Monitoring for Safety-Critical Embedded Systems,” Pittsburgh: Carnegie Mellon University, 2015.
- [3] Ahmad Menbari és Hadi Jahanirad, „A Concurrent BIST Architecture for Combinational Logic Circuits,” 10th International Conference on Computer and Knowledge Engineering, Mashad, 2020., pp. 262-267
- [4] Ahmad Menbari és Hadi Jahanirad, „A Tunable Concurrent BIST Design Based on Reconfigurable LFSR,” Journal of Electronic Testing, no. 39, pp. 245-262, 2023.
- [5] S.Abirami, Nikitha.S.Paulin és S.Prabu Venkateshwaran, „A Concurrent BIST Architecture for Online Input Vector Monitoring,” International Journal of Science Technology & Management, vol. 4, no. 1, pp. 297-303, 2015.

- [6] Mohamed H. El-Mahlawy és Winston Waller, „New Built-In Self-Test Boundary Scan Architectures for Digital Integrated Circuits in Industrial Applications,” *International Journal of Computer Applications*, vol. 182, no.1, pp. 41-55, 2018.
- [7] Stephen Sunter és Matthias Tilmann, „BIST of I/O circuit parameters via standard boundary scan,” 2011 IEEE International Test Conference, Austin, 2011.
- [8] "IEEE Standard Glossary of Software Engineering Terminology," in IEEE Std 610.12-1990, pp.1-84, 1990.
- [10] Russell Graves, „A Built-In Self Test Prognostic IC to monitor Electronic Aging and Performance Degradation in Complex Systems (Information Bulletin),” RIDGETOP GROUP, INC., Tucson, 2005.
- [11] Turcsányi Károly, „A haditechnikai eszközök megbízhatóságának elméleti alapkérdései,” egyetemi jegyzet, Budapest: Zrínyi Miklós Nemzetvédelmi Egyetem, 1999.
- [12] Eugen Schaefer, „Megbízhatóság az elektronikában,” Budapest: Műszaki Könyvkiadó, 1983.
- [13] Dr. Abonyi János és Dr. Fülep Tímea, „Biztonságkritikus rendszerek,” egyetemi jegyzet, Veszprém: Pannon Egyetem, 2014.
- [14] Neszveda József, „Redundáns struktúrák és a biztonság sérthetlenség szint kapcsolata,” *Hadmérnök*, vol. 1, no. 1, pp. 186-192, 2007.
- [15] Gaál Zoltán, Kovács Zoltán, „Megbízhatóság, karbantartás,” egyetemi jegyzet, Veszprém: Veszprémi Egyetemi Kiadó, 2002.
- [16] Ultra Precision Control Systems Ltd., „Health & Usage Monitoring Systems,” <https://www.ultra-pcs.com/platform-support/health-usage-monitoring-systems/>. (Hozzáférés dátuma: 2023.03.30.)
- [17] US Joint Helicopter Safety Implementation Team, „Health and Usage Monitoring Systems Toolkit,” <https://www.skybrary.aero/bookshelf/books/4682.pdf>. (Hozzáférés dátuma: 2023.03.30.)
- [18] Zebo Peng, „Built-In Self Test (BIST),” <https://studylib.net/doc/13109299/built-in-self-test--bist--lecture-10-zebo-peng-embedded-s> (Hozzáférés dátuma: 2023.04.01.)
- [19] Miron Abramovici, Melvin A. Breuer és Arthur D. Friedman, „Digital Systems Testing and Testable Design,” New York: John Wiley & Sons, Inc., 2011.
- [20] J.A. Butler, „Application and evaluation of Built-In-Test (BIT) techniques in building safe systems,” *CrossTalk*, vol 1, no. 9, pp. 15-20, 2006.

- [21] Racal Instruments, „Exploring the Boundaries Of Built inTest,” EDN Asia, vol.1, no. 7, pp. 42-44, 2004.
- [22] IEEE Computer Society, „IEEE Std 1149.1-2013 - IEEE Standard for Test Access Port and Boundary-Scan Architecture,”, New York, 2013.
- [23] XJTAG Limited, „BSDL & SVF File Formats,” <https://www.xjtag.com/about-jtag/bsdl-files/bsdl-and-svf-file-formats/>. (Hozzáfézés dátuma: 2023.04.29.)
- [24] Parta Garai, Chaitali Biswas Dutta, „Digital and Mixed Signal Testing Technology the Standards IEEE 1149.1 and IEEE 1149.4,” International Journal of Computer & Organization Trends, vol. 1, no. 3, pp. 40-44, 2011.
- [25] IEEE Computer Society, „IEEE Std 1149.4-2010 - IEEE Standard for a Mixed-Signal Test Bus,” New York, 2011.
- [26] Stephen K. Sunter, „Implementing and Using a Mixed-Signal Test Bus,” LogicVision, Inc., Oregon, 2004.
- [27] IEEE Computer Society, „IEEE Std 1149.6-2015 - IEEE Standard for Boundary-Scan Testing of Advanced Digital Networks,” New York, 2015.
- [28] IEEE Computer Society, „IEEE Std 1149.7-2022 - IEEE Standard for Reduced-Pin and Enhanced Functionality Test Access Port and Boundary-Scan Architecture,” New York, 2022.
- [29] IEEE Computer Society, „IEEE Std 1149.10-2017 - IEEE Standard for High-Speed Test Access Port and On-Chip Distribution Architecture,” New York, 2017.
- [30] Kenneth P. Parker, „The Boundary-Scan Handbook,” Switzerland: Springer International Publishing, 2016.
- [31] Harry Bleeker, Frans de Jong, Peter van den Eijnden, „Boundary Scan Test - A Practical Approach,” Dordrecht: Kluwer Academic Publishers, 2001.
- [32] T. I. Inc., „IEEE Std 1149.1 (JTAG) Testability Primer,” Dallas: Texas Instruments, 1997.
- [33] JTAG Technologies B. V., „Board DFT Guidelines for PCB Testing and In-System-Programming,” Eindhoven, 2019.
- [34] SJTAG Core Group, „System JTAG White Paper,” Tallin, 2005.
- [35] Texas Instruments Incorporated, „SN54ACT8990, SN74ACT8990 Test Bus Controllers,” Dallas, 1997, <https://www.ti.com/lit/ds/symlink/sn54act8990.pdf?ts=1694012956448>. (Hozzáfézés dátuma: 2023.04.13.)

- [36] Texas Instruments Incorporated, „SN54LVT8980A, SN74LVT8980A Embedded Test-Bus Controllers,” Dallas, 2004, <https://www.ti.com/lit/gpn/SN74LVT8980A>. (Hozzáférés dátuma: 2023.04.13.)
- [37] Texas Instruments Incorporated, „SN54ACT8997, SN74ACT8997 Scan Path Linkers,” Dallas, 2023, <https://www.ti.com/lit/gpn/SN54ACT8997>. (Hozzáférés dátuma: 2023.04.13.)
- [38] Texas Instruments Incorporated, „SN54LVT8996, SN74LVT8996 3.3-V ABT 10-Bit Addressable Scan Ports Multidrop-Addressable TAP Transceivers,” Dallas, 2022, <https://www.ti.com/lit/gpn/sn74lvt8996>. (Hozzáférés dátuma: 2023.04.13.)
- [39] Texas Instruments Incorporated, „SN54LVT8986, SN74LVT8986 3.3-V Linking Addressable Scan Ports Multidrop-Addressable Tap Transceiver,” Dallas, 2007, <https://www.ti.com/lit/ds/symlink/sn74lvt8986.pdf>. (Hozzáférés dátuma: 2023.04.14.)
- [40] Texas Instruments Incorporated, „SCANSTA111 Enhanced scan bridge multidrop addressable IEEE 1149.1 (JTAG) port,” Dallas, 2013, <https://www.ti.com/lit/gpn/scansta111>. (Hozzáférés dátuma: 2023.04.15.)
- [41] Texas Instruments Incorporated, „SCANSTA112 7-port multidrop IEEE 1149.1 (JTAG) multiplexer,” Dallas, 2013, <https://www.ti.com/lit/gpn/SCANSTA112>. (Hozzáférés dátuma: 2023.04.15.)
- [42] Texas Instruments Incorporated, „SCANSTA101 Low Voltage IEEE1149.1 System Test Access (STA) Master,” Dallas, 2013, <https://www.ti.com/lit/gpn/scansta101>. (Hozzáférés dátuma: 2023.04.13.)
- [43] Texas Instruments Incorporated, „AN-1259 SCANSTA112 Designer's Reference,” Dallas, 2013, <https://www.ti.com/lit/pdf/snla055>. (Hozzáférés dátuma: 2023.04.15.)
- [44] Texas Instruments Incorporated, „SCANSTA476 8-input IEEE 1149.1 analog voltage monitor,” Dallas, 2013, <https://www.ti.com/lit/gpn/SCANSTA476>. (Hozzáférés dátuma: 2023.04.16.)
- [45] Texas Instruments Incorporated, „AN-1200 Mixed Signal Testing Using the IEEE 1149.4 STA400,” Dallas, 2004, <https://www.ti.com/jp/lit/pdf/snla052>. (Hozzáférés dátuma: 2023.04.16.)
- [46] Rahman Dashti, Mohammad Daisy, Hamid Mirshekali, Hamid Reza Shaker, Mahmood Hosseini Aliabadi, „A survey of fault prediction and location methods in electrical energy distribution networks,” *Measurement*, vol. 184, 2021.
- [47] Mudita Uppal, Deepali Gupta, Sapna Juneja, Adel Sulaiman, Khairan Rajab, Adel Rajab, M. A. Elmagzoub, Asadullah Shaikh, „Cloud-Based Fault Prediction for Real-Time Monitoring of Sensor Data in Hospital Environment Using Machine Learning,” *Sustainability*, vol. 14, 2022.

- [48] M. S. Pavana, M. N. Pushpalatha, A. Parkavi, „Software Fault Prediction Using Machine Learning Algorithms,” ICAECT 2021: Advances in Electrical and Computer Technologies, Singapore, 2022.
- [49] Prashanth S., R. Sucheta, Vishva R., Ganesh Kumar T. R., Navya Mohan, „BIST Based Aging Fault Prediction Using Machine Learning,” Second International Conference on Electronics and Sustainable Communication Systems (ICESC), Coimbatore, 2021.
- [50] Shaohua Qi, Xiaopeng Cui, Zuwei Ping, Nanliang Shan, Zhong Li, Xianqiang Bao és Xinghua Xu, „Deep Learning Techniques in Intelligent Fault Diagnosis and Prognosis for Industrial Systems: A Review,” Sensors, vol. 23, no. 3, 2023.
- [51] James Li, „Reliability Comparative Evaluation of Active Redundancy vs. Standby Redundancy,” International Journal of Mathematical, Engineering and Management Sciences, vol. 1, no. 3, pp. 122-129, 2016.
- [52] Zhenyu Yang, „A Hybrid System Approach towards Redundant Fault-Tolerant Control Systems,” Proceedings of the 39th IEEE Conference on Decision and Control, pp. 987-992, Sydney, 2000.
- [53] National Instruments, „Redundant Systems: Definition & System Redundancy Models,” 2023, <https://www.ni.com/hu-hu/shop/electronic-test-instrumentation/add-ons-for-electronic-test-and-instrumentation/what-is-systemlink-tdm-datafinder-module/what-is-rasm/redundant-system-basic-concepts.html>. (Hozzáférés dátuma: 2023.05.22.)
- [54] John B. Willis, Mark J. Davis, „Distributed Sensor Networks on The Future Battlefield, Technical Report,” 2000, <http://www.orcen.usma.edu/Research%20Projects/Previous%20Projects/AY00/Tech%20Reports/WEBSDist.SensorNetworkTechReport.pdf>. (Hozzáférés dátuma: 2023.04.23.)
- [55] Atif Ali, Yasir Khan Jadoon, Sabir Ali Changazi, Muhammad Qasim, „Military Operations: Wireless Sensor Networks based Applications to Reinforce Future Battlefield Command System,” 2020 IEEE 23rd International Multitopic Conference, Bahawalpur, 2020.
- [56] Mark Tondra, Albrecht Jander, Catherine Nordman, John Anderson, Zhenghong Qian, Dexin Wang, „3-axis magnetometers using spin dependent tunneling: reduced size and power,” Proceedings of SPIE, vol. 5090, pp 208-213, 2003.
- [57] GlobalSecurity, „AN/GSQ-187 Remote Battlefield Sensor System (REMBASS), Improved Remote Battlefield Sensor System (IREMBASS),” 2011, <https://www.globalsecurity.org/military/systems/ground/rembass.htm>. (Hozzáférés dátuma: 2023.05.17.)

- [58] Dr. Haig Zsolt, „Networked Unattended Ground Sensors for Battlefield Visualization,” AARMS, vol. 3, no. 3, pp. 387-400, 2004.
- [59] D. H. Sheingold, Multiplier Application Guide, Cambridge: Analog Devices, Inc., 1978.
- [60] Analog Devices, „MT-085 - Fundamentals of Direct Digital Synthesis (DDS),” Wilmington, 2009, <https://www.analog.com/media/en/training-seminars/tutorials/MT-085.pdf>. (Hozzáférés dátuma: 2023.05.10.)
- [61] Analog Devices Inc., „LT3080 Adjustable 1.1A Single Resistor Low Dropout Regulator,” Wilmington, 2020, <https://www.analog.com/media/en/technical-documentation/data-sheets/3080fc.pdf>. (Hozzáférés dátuma: 2023.05.10.)
- [62] Analog Devices Inc., „ADN8810 12-Bit High Output Current Source,” Wilmington, 2017, <https://www.analog.com/media/en/technical-documentation/data-sheets/ADN8810.pdf>. (Hozzáférés dátuma: 2023.05.10.)
- [63] Linear Technology Inc., „LT3083 Adjustable Single Resistor Low Dropout Regulator,” Milpitas, 2012, <https://www.analog.com/media/en/technical-documentation/data-sheets/3083fa.pdf>. (Hozzáférés dátuma: 2023.05.10.)
- [64] P. Hansen, „Testing conventional logic and memory clusters using boundary scan devices as virtual ATE channels,” Proceedings. 'Meeting the Tests of Time' International Test Conference, pp. 166-173, Washington, 2006.
- [65] JTAG Technologies, „JTAGTAPS High-Performance Boundary-Scan Controllers,” JTAG Technologies B.V., Eindhoven, 2009.
- [66] Texas Instruments Inc., „SN74ABT18502 Scan Test Devices With 18-Bit Universal Bus Transceiver,” Texas Instruments Inc., 2023, <https://www.ti.com/product/SN74ABT18502>. (Hozzáférés dátuma: 2023.04.21.)
- [67] Texas Instruments Inc., „SN74ABT18504 Scan Test Devices With 20-Bit Universal Bus Transceivers,” Texas Instruments Inc., 2023, <https://www.ti.com/product/SN74ABT18504>. (Hozzáférés dátuma: 2023.04.21.)
- [68] Colin Walls, „Self-test strategies for embedded systems,” Tech Design Forum, 2019, <https://www.techdesignforums.com/practice/technique/self-test-strategies-for-embedded-systems/>. (Hozzáférés dátuma: 2023.08.11.)
- [69] Georg Macher, Andrea Höller, Eric Armengaud, Christian Kreiner, „Safety- Critical Embedded System Multi-Core Migration Pattern,” 20th European Conference on Pattern Languages of Programs - EuroPlop'15, Irsee, 2015.

- [70] Jon Perez Cerrolaza, Roman Obermaisser, Jaume Abella, Francisco J. Cazorla, Kim Grüttner, Irune Agirre, Hamidreza Ahmadian, Imanol Allende, „Multi-core Devices for Safety-critical Systems: A Survey,” *ACM Computing Surveys*, vol.53, no. 4, pp. 1-38, 2020.
- [71] Tong Jia, Ying Li, Chengbo Zhang, Wensheng Xia, Jie Jiang és Yuhong Liu, „Machine Deserves Better Logging: A Log Enhancement Approach for Automatic Fault Diagnosis,” *IEEE International Symposium on Software Reliability Engineering Workshops*, pp. 106-111, Memphis, 2018.
- [72] Brian Harrington, „BIST for Analog Weenies,” *Analog Dialogue*, no. 42, pp. 11-15, 2008.01.
- [73] Gert Jervan, „High-Level Test Generation and Built-In Self-Test Techniques for Digital Systems,” Linköping: Linköping University, 2002.
- [74] Paul H. Bardell, W. H. McAnney, J. Savir, „Built In Test for VLSI: Pseudorandom Techniques,” New Jersey: Wiley, 1987.
- [75] M. Chatterjee, D. K. Pradhan, „A novel pattern generator for near-perfect fault-coverage,” *Proceedings 13th IEEE VLSI Test Symposium*, pp. 417-425, Princeton, 1995.
- [76] Robert Oshana, Mark Kraeling, „Software Engineering for Embedded Systems”, Amsterdam: Elsevier Inc., 2013, pp. 183-204.
- [77] J. P. Hofmeister, P. Lall, D. Panchagade, N. N. Roth, Terry A. Tracy, Justin B. Judkins, Kenneth L. Harris, „Ball Grid Array (BGA) Solder Joint Intermittency Detection: SJ BIST,” *2008 IEEE Aerospace Conference*, pp. 1-11, Big Sky, 2008.
- [78] Nishant Govindrao Pandharpurkar, V. Ravi, „Design of BIST using Self-Checking Circuits for Multipliers,” *Indian Journal of Science and Technology*, vol. 8, no. 19, pp. 1-7, 2015.
- [79] H. Al-Asaad, B.T. Murray, J.P. Hayes, „Online BIST for embedded systems,” *IEEE Design & Test of Computers*, vol. 15, no. 4, pp. 17-24, 1998.
- [80] Steve Sunter, „Essential principles for practical analog BIST,” *EDN*, vol. 55, no. 21, pp. 36-39, 2010.
- [81] Manoj Sachdev, „A realistic defect oriented testability methodology for analog circuits,” *Journal of Electronic Testing*, no. 6, pp. 265-276, 1995.
- [82] Soham Roy, Spencer K. Millican és Vishwani D. Agrawal, „Machine Intelligence for Efficient Test Pattern Generation,” *2020 IEEE International Test Conference (ITC)*, pp. 1-5, Washington, 2020.

- [83] Neil G. Jacobson, *The In-System Configuration Handbook: A Designer's Guide to ISC*, New York: Springer, 2004.
- [84] ASSET InterTech, Inc., „Serial Vector Format Specification,” Plano, 1999.
- [85] Géher Károly, *Lineáris hálózatok*, Budapest: Műszaki könyvkiadó, 1968, pp. 108-116
- [86] G. Devadasu, Dr. M. Sushama, „Accurate Detection of Harmonics due to Nonlinear loads in Power System Network Using FFT Analyses,” *International Journal of Engineer Sciences & Research Technology*, vol. 6, no. 3, pp. 156-166, 2017.
- [87] David J. Smith, *Reliability, Maintainability and Risk*, Oxford: Elsevier Ltd., 2011.
- [88] Abdil Rashid Mohamed, „Built-In Self-Test (BIST),” *Embedded Systems Laboratory (ESLAB) Linköping University, Sweden*, <https://www.ida.liu.se/~zebpe83/teaching/test/lec12.pdf>. (Hozzáférés dátuma: 2023.04.01.)
- [89] Hussain Al-Asaad, Mayank Shringi, „On-Line Built-in Self Test for Operational Faults,” 2000 IEEE Autotestcon Proceedings. IEEE Systems Readiness Technology Conference, pp. 168-174, Anaheim, 2000.

8 Publikációk

8.1 A tézispontokhoz kapcsolódó tudományos közlemények

- [K1] Molnár Zsolt, „A beépített tesztelés és alkalmazhatósága elektronikai rendszerekben,” *Hadmérnök*, vol. II, no. 1, pp. 180-185, 2007.
- [K2] Molnár Zsolt, „Védelmi célú elektronikai eszközök rendszerszintű tesztelésének kérdései,” *Hadmérnök*, vol. II, no. 4, pp. 101-117, 2007.
- [K3] Molnár Zsolt, „A terepi elektronikai eszközök beépített öntesztelésének lehetőségei,” *Hadmérnök*, vol. III, no. 4, pp. 154-164, 2008.
- [K4] Molnár Zsolt, „Analog áramkörök beépített öntesztbe vonását támogató integrált áramkör,” *XXV. Kandó Konferencia: 40 év a villamosmérnök képzésben*, pp. 1-11, 1969-2009, Budapest, 2009.
- [K5] Molnár Zsolt, „Integrated circuit for military and defense purposes, supporting the testing of analog circuits with use of bist,” *Hadmérnök*, vol. 8, no. 1, pp. 345-355, 2013.
- [K6] Molnár Zsolt, dr. Kohut József, „Analog áramkör funkcionális tesztelése digitális peremfigyeléssel,” *Elektronikai technológia, mikrotechnika*, vol.48, no. 1-2, pp. 10-15, 2009.

- [K7] Molnár Zsolt, „Analog cluster test using mixed signal boundary scan test method,” Proceedings of Factory Automation 2013: Gyártás-automatizálás = Factory automation, pp. 88-99, Veszprém, 2013.
- [K8] Molnár Zsolt, „Logging the operation and enhancing the reliability of safety-critical embedded systems using self-test,” Interdisciplinary Description of Complex Systems, vol. 17, no. 3, pp. 492-496, 2019.
- [K9] Molnár Zsolt, „Biztonságkritikus beágyazott rendszerek analóg részegységeinek vizsgálatát támogató bővítés a soros vektoros formátum specifikációjához,” Biztonságtudományi Szemle, vol. 5, no. 3, pp. 77-89, 2023.

8.2 További tudományos közlemények

Az itt található közleményeim az MTMT 2023.09.26-i adatai alapján listáztam, a 8.1. pont alatt felsorolt közleményeim kivételével.

- [K10] Molnár Zsolt, Schuster György, „Kritikus beágyazott rendszerek üzem közbeni tesztelése,” KVK PhD Workshop Minikonferencia: Absztrakt kötet, pp. 4-5, Budapest, 2023.
- [K11] Molnár Zsolt, Braun Ferenc, „Elektromos járművek energiamenedzselt töltése,” XXXVIII. Kandó Konferencia 2022 - Absztrakt kötet, p. 29, Budapest, 2022.
- [K12] Molnár Zsolt, Braun Ferenc, „Házi- és használatok LoraWAN alapú egészségügyi monitorozása,” XXXVIII. Kandó Konferencia 2022 - Absztrakt kötet, p. 79, Budapest, 2022
- [K13] Molnár Zsolt, Braun Ferenc, „Elektromos járművek energiamenedzselt töltése,” XXXVIII. Kandó Konferencia 2022 - Kiadvány kötet, pp. 96-106, Budapest, 2022.
- [K14] Molnár Zsolt, Braun Ferenc, „Házi- és használatok LoraWAN alapú egészségügyi monitorozása,” XXXVIII. Kandó Konferencia 2022 - Kiadvány kötet, p. 191-199, Budapest, 2022.
- [K15] Molnár Zsolt, Braun Ferenc, „Automatikus kártevő azonosítás és számlálás,” XXXVII. Kandó Konferencia 2021 - Kiadvány kötet, p. 75-86, Budapest, 2021.
- [K16] Molnár Zsolt, Braun Ferenc, „Automatikus kártevő azonosítás és számlálás,” XXXVII. Kandó Konferencia 2021 – Absztrakt kötet, p. 18, Budapest, 2021.
- [K17] Molnár Zsolt, „Logging the operation and enhancing the reliability of safety-critical embedded systems using self-test,” European Smart, Sustainable and Safe Cities Conference 2019 Abstract Book – Absztrakt kötet, p. 26, 2019.

- [K18] Molnár Zsolt, „Elektronikai tesztelés,” felsőoktatási tankönyv, Budapest: Óbudai Egyetem, Kandó Kálmán Villamosmérnöki Kar, 127 p. Budapest, 2019.
- [K19] Molnár Zsolt, „Embedded Systems Laboratory Manual,” felsőoktatási tankönyv, Budapest: Óbudai Egyetem, Kandó Kálmán Villamosmérnöki Kar, 146 p. Budapest, 2018.
- [K20] Markella Zsolt, Molnár Zsolt, Tényi V. Gusztáv, „Méréstechnika laboratórium 2/a,” felsőoktatási tankönyv, Budapest: Óbudai Egyetem, Kandó Kálmán Villamosmérnöki Kar, pp. 29-58, Budapest, 2018.
- [K21] Molnár Zsolt, „Mikro-teljesítményű energia-begyűjtés,” 28. Kandó Konferencia 2012, pp. 1-24 (slide), Budapest, 2012.
- [K22] Molnár Zsolt, „Terepi regisztráló műszerek hidrológiai és geológiai mérésekhez,” SIP 2012, 30th International Conference Science in Practice : Science in Practice, pp. 79-87, Pécs, 2012.
- [K23] Molnár Zsolt, „Regisztráló készülék vízgyűjtők hidrológiai tulajdonságainak vizsgálatához,” XXVI. Nemzetközi Kandó Konferencia 2010: Kandó az oktatás és a kutatás szolgálatában, pp. 1-11, Budapest, 2010.
- [K24] Molnár Zsolt, dr. Kohut József, „Analog áramkör funkcionális tesztelése digitális peremfigyeléssel,” XXIV. Nemzetközi Kandó Konferencia 2010: 110 év a műszaki képzés és kutatás szolgálatában, Budapest, 2008.
- [K25] dr. Kohut József, Molnár Zsolt, „Analog és digitális áramkörök tesztelése és programozása peremfigyeléssel 12.: A peremfigyelés alkalmazása a korszerű rendszerekben,” Magyar Elektronika, vol. 25, no. 12, pp. 34-37, 2008.
- [K26] dr. Kohut József, Molnár Zsolt, „Analog és digitális áramkörök tesztelése és programozása peremfigyeléssel 11.: A peremfigyeléses tesztelés alkalmazása,” Magyar Elektronika, vol. 25, no. 11, pp. 30-31, 2008.
- [K27] dr. Kohut József, Molnár Zsolt, „Analog és digitális áramkörök tesztelése és programozása peremfigyeléssel 10.: FLASH memória és PLD programozása peremfigyeléssel,” Magyar Elektronika, vol. 25, no. 10, pp. 40-41, 2008.
- [K28] dr. Kohut József, Molnár Zsolt, „Analog és digitális áramkörök tesztelése és programozása peremfigyeléssel 9.: A digitális klaszterek peremfigyeléses tesztelése,” Magyar Elektronika, vol. 25, no. 9, pp. 36-38, 2008.
- [K29] dr. Kohut József, Molnár Zsolt, „Analog és digitális áramkörök tesztelése és programozása peremfigyeléssel 8.: A memória-áramkörök peremfigyeléses tesztelése,” Magyar Elektronika, vol. 25, no. 7-8, pp. 30-32, 2008.

- [K30] dr. Kohut József, Molnár Zsolt, „Analóg és digitális áramkörök tesztelése és programozása peremfigyeléssel 7.: Az összeköttetések peremfigyeléses tesztelése,” Magyar Elektronika, vol. 25, no. 6, pp. 30-31, 2008.
- [K31] dr. Kohut József, Molnár Zsolt, „Analóg és digitális áramkörök tesztelése és programozása peremfigyeléssel 6.: A peremfigyeléses tesztelés előkészítése,” Magyar Elektronika, vol. 25, no. 5, pp. 54-55, 2008.
- [K32] dr. Kohut József, Molnár Zsolt, „Analóg és digitális áramkörök tesztelése és programozása peremfigyeléssel 5.: BSDL, a peremfigyelés leíró nyelve,” Magyar Elektronika, vol. 25, no. 4, pp. 27-28, 2008.
- [K33] dr. Kohut József, Molnár Zsolt, „Analóg és digitális áramkörök tesztelése és programozása peremfigyeléssel 4.: BSDL, a peremfigyelés leíró nyelve,” Magyar Elektronika, vol. 25, no. 3, pp. 43-44, 2008.
- [K34] dr. Kohut József, Molnár Zsolt, „Analóg és digitális áramkörök tesztelése és programozása peremfigyeléssel 3.: A kevert jelű peremfigyelés,” Magyar Elektronika, vol. 25, no. 1-2, pp. 30-32, 2008.
- [K35] dr. Kohut József, Molnár Zsolt, „Analóg és digitális áramkörök tesztelése és programozása peremfigyeléssel 2.: A peremfigyelés regiszterei, utasításai,” Magyar Elektronika, vol. 24, no. 12, pp. 25-27, 2007.
- [K36] dr. Kohut József, Molnár Zsolt, „Analóg és digitális áramkörök tesztelése és programozása peremfigyeléssel 1.: A peremfigyelés alapfogalmai,” Magyar Elektronika, vol. 24, no. 11 pp. 20-21, 2007.
- [K37] Molnár Zsolt, „Korszerű eljárások az üzem közbeni tesztelésben,” Repüléstudományi Közlemények (1997-től) – Pilóta nélküli és szállító repülőgépek katonai alkalmazhatósága, vol. 19 ksz, 2007.
- [K38] Molnár Zsolt, „Impedancia mérése analóg peremfigyeléssel,” A tudomány iskolája a Kandóban 2007, : II. tudományos szimpózium, pp. 1-22 (slide), Budapest, 2007.
- [K39] Molnár Zsolt, „Analóg áramkörök peremfigyeléses vizsgálata a gyakorlatban,” Elektronet, vol. 15, no. 5 pp. 24-26, 2006.
- [K40] Molnár Zsolt, „Műszertechnika,” felsőoktatási tankönyv, Budapest: Budapesti Műszaki Főiskola, 120 p., Budapest, 2001.